

## SURFACE ACOUSTIC WAVE ELEMENT

Patent number: JP2001053577

Publication date: 2001-02-23

Inventor: MISAWA KIYOHIDE; KAWAUCHI OSAMU; FURUSATO HIROYUKI; UEDA  
MASANORI

Applicant: FUJITSU MEDIA DEVICE KK

Classification:

- International: H03H9/25; H01L21/60; H03H9/64

- european:

Application number: JP19990227429 19990811

Priority number(s):

Also published as:

EP1076414 (A2)

US6417574 (B1)

EP1076414 (A3)

## Abstract of JP2001053577

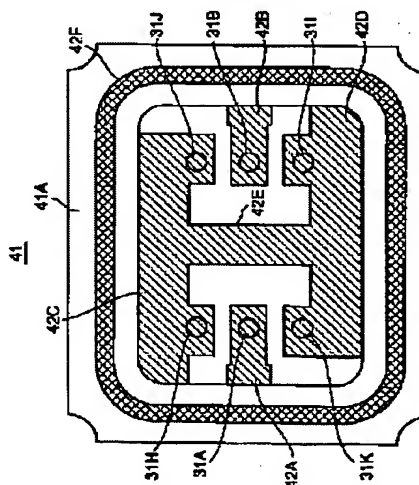
**PROBLEM TO BE SOLVED:** To realize reduction in size and satisfactory characteristics by forming recessed parts for housing a piezoelectric substrate at a bottom part and a sidewall part, allowing the bottom part to carry a wiring pattern electrically connected with an electrode pattern and electrically connecting a first ground pattern and a second ground pattern including the wiring pattern.

**SOLUTION:** A wiring pattern 41A includes an inputting pad 42A for an input bump electrode 31A to contact with, an outputting pad 42B for an output bump electrode 31B to contact with, a ground pad 42C for ground bump electrodes 31h, 31j to contact and a ground pad 42D for a ground bump electrode 31i and a dummy bump electrode 31K to contact, when a piezoelectric substrate is flip-chip-mounted. The pad 42C and the pad 42D are connected by a conductive pattern 42E. A conductive seal ring 42f consisting of the pattern 42E is formed continuously on the part 41A so as to surround the pads 42A to 42D.

<http://v3.espacenet.com/textdoc?PRT=yes&sf=n&FIRST=1&F=0&CY=ep&LG=en&DB=PAJ&PN=JP2001053577&Submit=SEARCH&I...> 2003/12/22

esp@cenet document view

2/2 ページ



<http://v3.espacenet.com/textdoc?PRT=yes&sf=n&FIRST=1&F=0&CY=ep&LG=en&DB=PAJ&PN=JP2001053577&Submit=SEARCH&I...> 2003/12/22

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-53577

(P2001-53577A)

(43) 公開日 平成13年2月23日 (2001.2.23)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 3 H 9/25		H 0 3 H 9/25	A 5 F 0 4 4
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 J 0 9 7
H 0 3 H 9/64		H 0 3 H 9/64	Z

審査請求 未請求 請求項の数12 O L (全 14 頁)

(21) 出願番号 特願平11-227429

(22) 出願日 平成11年8月11日 (1999.8.11)

(71) 出願人 398067270

富士通メディアデバイス株式会社  
長野県須坂市大字小山460番地

(72) 発明者 三沢 清秀

長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

(72) 発明者 川内 治

長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

(74) 代理人 100070150

弁理士 伊東 忠彦

最終頁に続く

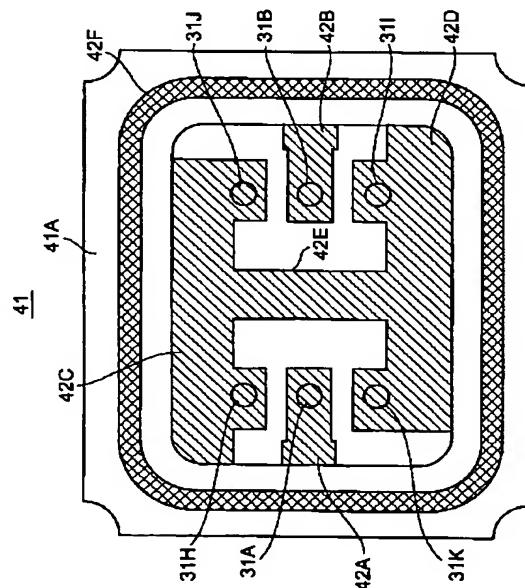
(54) 【発明の名称】 弾性表面波装置

(57) 【要約】

【課題】 ラダー型フィルタ構成を有する弾性表面波装置を、周波数特性を実質的に損なうことなく小型化する。

【解決手段】 ラダー型フィルタを形成された圧電基板をパッケージ本体上にフリップチップ法によりフェースダウン状態で実装し、その際パッケージ本体上に接地電極を共通接続する配線パターンを形成する。

図3の弾性表面波装置において、パッケージ本体上に図4の電極パターンに対応して形成される配線パターンを示す図



【特許請求の範囲】

【請求項1】 圧電基板と、

前記圧電基板の主面上に形成されたラダー型フィルタ構成を有する電極パターンと、

前記圧電基板を収納するパッケージ本体とよりなる弾性表面波装置において、

前記パッケージ本体は、前記圧電基板をフェースダウン状態で保持する底部と、前記底部上に保持された前記圧電基板を側方から囲む側壁部とよりなり、

前記底部と前記側壁部とは、前記圧電基板を収納する凹部を形成し、

前記底部は前記電極パターンと電気的に接続される配線パターンを担持し、

前記配線パターンは、前記底部上において位置的に離れた第1の接地パターンと第2の接地パターンとを含み、前記第1の接地パターンと前記第2の接地パターンとは、電気的に接続されていることを特徴とする弾性表面波装置。

【請求項2】 前記圧電基板は前記主面上に、入力電極と、出力電極と、前記入力電極と出力電極との間の信号路に直列に挿入された、少なくとも一対の直列共振器と、前記入力電極を接地する入力側並列共振器と、前記出力電極を接地する出力側並列共振器と、前記一対の直列共振器を共通に接地する中間共振器と、前記入力側並列共振器を接地する入力側接地電極と、前記出力側共振器を接地する出力側接地電極と、前記中間共振器を接地する中間接地電極を含む複数の電極を備え、前記底部上に、前記入力側接地電極および出力側接地電極が前記第1の接地パターンに、前記中間接地電極が前記第2の接地パターンに係合するように、フリップチップ実装されることを特徴とする請求項1記載の弾性表面波装置。

【請求項3】 さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合された導電性シールリングが形成されており、前記導電性シールリングは、前記第1および第2の接地パターンに電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置。

【請求項4】 前記第1の接地パターンと前記第2の接地パターンとは、インダクタンスを介して電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置。

【請求項5】 さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合された導電性シールリングが形成されており、前記導電性シールリ

ングは、前記第1および第2の接地パターンの一方に、電気的に接続されていることを特徴とする請求項4記載の弾性表面波装置。

【請求項6】 前記インダクタンスは、前記弾性表面波装置の帯域外減衰が最適になるように最適化されていることを特徴とする請求項5記載の弾性表面波装置。

【請求項7】 前記配線パターンは、複数の導電層の積層よりなることを特徴とする請求項1～6のうち、いずれか一項記載の弾性表面波装置。

【請求項8】 前記複数の電極の各々は、複数のバンプ電極を積層した構成を有することを特徴とする請求項1～7のうち、いずれか一項記載の弾性表面波装置。

【請求項9】 前記底部上、前記第1の接地パターンと前記第2の接地パターンとの間の部分には、前記配線パターンを構成する入力電極パターンと出力電極パターンのすくなくとも一方が形成されていることを特徴とする請求項1記載の弾性表面波装置。

【請求項10】 実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、

前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、各々ラダー型フィルタ構成を有する少なくとも一の電極パターンとよりなる弾性表面波装置において、

前記各々の電極パターンは、前記主面上に形成された複数の接地電極を含み、

前記実装面上には、前記複数の接地電極に共通にコンタクトする接地パターンが、各々の電極パターンに対応して形成されていることを特徴とする弾性表面波装置。

【請求項11】 前記実装面上において、前記各々の電極パターンに対応した接地パターンは、相互に電気的に分離していることを特徴とする請求項10記載の弾性表面波装置。

【請求項12】 実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、

前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、ラダー型フィルタ構成を有する第1の電極パターンと、

前記圧電基板の前記主面上に形成された、ダブルモード型フィルタ構成を有する第2の電極パターンとよりなる弾性表面波装置において、

前記第1および第2の電極パターンの各々は前記主面上に複数の接地電極を担持し、前記実装面上には、前記複数の接地電極に対して共通にコンタクトする第1の接地パターンが前記第1の電極パターンに対応して、また前記複数の接地電極に対して電気的に互いに分離してコンタクトする第2の接地パターンが前記第2の電極パターンに対応して形成されていることを特徴とする弾性表面波装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は一般に弾性表面波装置に係り、特にフリップチップ実装される弾性表面波装置に関する。弾性表面波装置は、携帯電話やコードレス電話、あるいは無線機などの高周波回路を含む電子装置に広く使われている。弾性表面波装置は、これらの電子装置のサイズおよび重量の減少に大きく貢献している。

【0002】一方これらの電子装置には、サイズおよび重量のさらなる減少が要求されており、そのために弾性表面波装置にも、厳しい小型化の要求が課せられている。ただし、かかる小型化に当たり、弾性表面波装置の帯域外減衰特性が劣化することがあってはならない。

## 【0003】

【従来の技術】図1は、従来のラダー構成の弾性表面波フィルタの等価回路図を、また図2は図1の弾性表面波フィルタの構成を示す。図1を参照するに、ラダー型弾性表面波フィルタは、入力端子11と出力端子12との間に直列に挿入された直列共振器13および14と、前記入力端子11と共振器13との間の信号路を分岐・接地する入力側並列共振器15、前記直列共振器13と前記直列共振器14との間の信号路を分岐・接地する中間並列共振器16、さらに前記直列共振器14と出力端子12との間の信号路を分岐・接地する出力側並列共振器17とよりなり、これらの共振器13～17は、LiTaO<sub>3</sub>、単結晶あるいはLiNbO<sub>3</sub>単結晶等の圧電結晶よりなる共通の圧電基板10上に形成される。

【0004】図2は、かかる圧電基板10をフィルタパッケージ20上に実装した状態を示す。図2を参照するに、前記フィルタパッケージ20は、導体膜21aにより覆われた底部21Aと、側壁部21Bとを有し、前記底部21Aと前記側壁部21Bとにより凹部21Cを画成されたパッケージ本体21よりなり、前記底部21A上には前記導体膜21aを隔てて前記圧電基板10が、接着剤層21bにより、いわゆるフェースアップ状態で実装される。すなわち、図1の等価回路に対応する弾性表面波装置の電極パターンが、前記圧電基板10の上主面に形成される。さらに前記側壁部21Bの上面には配線パターン21c、21dが形成され、前記配線パターン21cに前記基板10上の電極がボンディングワイヤ22A、22Bにより接続される。

【0005】さらに前記側壁部21Bの上面には前記配線パターン21c、21dが露出するように杵状部21Dが形成され、前記杵状部21D上にはメタルキャップ23が形成される。前記メタルキャップ23は前記杵状部21C上の接地パターン22e、22fを介して、前記底部21Aの下面に形成された接地パッド21e、21fに電気的に接続される。また、同様に前記側壁部21B上の配線パターン21c、21dも、前記底部21Aの下面に形成された対応する電極パッドに電気的に接

続される。

## 【0006】

【発明が解決しようとする課題】図2のフィルタパッケージ20では、前記圧電基板10上の弾性表面波装置と前記配線パターン21c、21dとを電気的に接続するのに先に説明したようにボンディングワイヤ21D、21Eが使われるため、かかるボンディングワイヤを収容する空間を形成するために前記杵状部21Cを形成することが必要になる。しかし、このような杵状部21Cは前記パッケージ20の高さを大きくするものであり、弾性表面波装置の小型化に対して障害になる。

【0007】そこで、本発明は上記の課題を解決した新規で有用な弾性表面波装置を提供することを概括的課題とする。本発明のより具体的な課題は、サイズが減少した、しかし同時に優れた帯域外減衰特性を有する弾性表面波装置を提供することにある。

## 【0008】

【課題を解決するための手段】本発明は、上記の課題を、請求項1に記載したように、圧電基板と、前記圧電基板の主面上に形成されたラダー型フィルタ構成を有する電極パターンと、前記圧電基板を収納するパッケージ本体とよりなる弾性表面波装置において、前記パッケージ本体は、前記圧電基板をフェースダウン状態で保持する底部と、前記底部上に保持された前記圧電基板を側方から囲む側壁部とよりなり、前記底部と前記側壁部とは、前記圧電基板を収納する凹部を形成し、前記底部は前記電極パターンと電気的に接続される配線パターンを担持し、前記配線パターンは、前記底部上において位置的に離れた第1の接地パターンと第2の接地パターンとを含み、前記第1の接地パターンと前記第2の接地パターンとは、電気的に接続されていることを特徴とする弾性表面波装置により、または請求項2に記載したように、前記圧電基板は前記主面上に、入力電極と、出力電極と、前記入力電極と出力電極との間の信号路に直列に挿入された、少なくとも一対の直列共振器と、前記入力電極を接地する入力側並列共振器と、前記出力電極を接地する出力側並列共振器と、前記一対の直列共振器を共通に接地する中間共振器と、前記入力側並列共振器を接地する入力側接地電極と、前記出力側並列共振器を接地する出力側接地電極と、前記中間共振器を接地する中間接地電極を含む複数の電極を備え、前記底部上に、前記入力側接地電極および出力側接地電極が前記第1の接地パターンに、前記中間接地電極が前記第2の接地パターンに係合するように、フリップチップ実装されることを特徴とする請求項1記載の弾性表面波装置により、または請求項3に記載したように、さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合

された導電性シールリングが形成されており、前記導電性シールリングは、前記第1および第2の接地パターンに電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置により、または請求項4に記載したように、前記第1の接地パターンと前記第2の接地パターンとは、インダクタンスを介して電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置により、または請求項5に記載したように、さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合された導電性シールリングが形成されており、前記導電性シールリングは、前記第1および第2の接地パターンの一方に、電気的に接続されていることを特徴とする請求項4記載の弾性表面波装置により、または請求項6に記載したように、前記インダクタンスは、前記弾性表面波装置の帯域外減衰が最適になるように最適化されていることを特徴とする請求項5記載の弾性表面波装置により、または請求項7に記載したように、前記配線パターンは、複数の導電層の積層よりなることを特徴とする請求項1～6のうち、いずれか一項記載の弾性表面波装置により、または請求項8に記載したように、前記複数の電極の各々は、複数のパンプ電極を積層した構成を有することを特徴とする請求項1～7のうち、いずれか一項記載の弾性表面波装置により、または請求項9に記載したように、前記底部上、前記第1の接地パターンと前記第2の接地パターンとの間の部分には、前記配線パターンを構成する入力電極パターンと出力電極パターンのすくなくとも一方が形成されていることを特徴とする請求項1記載の弾性表面波装置により、または請求項10に記載したように、実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、各々ラダー型フィルタ構成を有する少なくとも一の電極パターンとよりなる弾性表面波装置において、前記各々の電極パターンは、前記主面上に形成された複数の接地電極を含み、前記実装面上には、前記複数の接地電極に共通にコンタクトする接地パターンが、各々の電極パターンに対応して形成されていることを特徴とする弾性表面波装置により、または請求項11に記載したように、前記実装面上において、前記各々の電極パターンに対応した接地パターンは、相互に電気的に分離していることを特徴とする請求項10記載の弾性表面波装置により、または請求項12に記載したように、実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、ラダー型フィルタ構成を有

する第1の電極パターンと、前記圧電基板の前記主面上に形成された、ダブルモード型フィルタ構成を有する第2の電極パターンとよりなる弾性表面波装置において、前記第1および第2の電極パターンの各々は前記主面上に複数の接地電極を担持し、前記実装面上には、前記複数の接地電極に対して共通にコンタクトする第1の接地パターンが前記第1の電極パターンに対応して、また前記複数の接地電極に対して電気的に互いに分離してコンタクトする第2の接地パターンが前記第2の電極パターンに対応して形成されていることを特徴とする弾性表面波装置により、解決する。

〔作用〕本発明によれば、パッケージ本体上にラダー型フィルタ構成の電極パターンを有する圧電基板をフェースダウン状態で実装することにより、従来よりボンディングワイヤを収納するために必要とされていたパッケージ本体上部の空間が不要になり、パッケージサイズを減少させることが可能になる。その際、前記パッケージ本体上に、前記ラダー型フィルタの電極パターンに含まれ、入／出力端子をシャントする入出力側並列共振器の接地電極とコンタクトするように第1の接地パターンを形成し、さらに信号路中間部をシャントする中間並列共振器の接地電極とコンタクトするように第2の接地パターンを形成し、さらに前記第1の接地パターンと第2の接地パターンとを電気的に接続することにより、帯域外減衰特性を向上させることができる。その際、前記第1および第2の接地パターンをインダクタンスを介して電気的に接続し、前記インダクタンスを最適化することにより、弾性表面波装置の帯域外減衰特性を最適化することができる。

【0009】また、本発明によれば、前記接地電極を複数のパンプの積層により形成することにより、あるいは前記実装面上の配線パターンを複数の導体パターンの積層により形成することにより、前記圧電基板上の電極パターンが前記実装面上の接地パターンと短絡する問題が回避される。さらに本発明は、前記圧電基板主面上にラダー型フィルタ構成の電極パターンを含む複数の電極パターンが形成されている弾性表面波装置に対しても適用可能である。かかる本発明が適用可能な弾性表面波装置には、前記圧電基板主面上にラダー型フィルタ構成の電極パターンとダブルモード型構成の電極パターンの両方を含む装置が含まれる。

【0010】

〔発明の実施の形態〕〔第1実施例〕図3は、本発明の第1実施例による弾性表面波装置40の構成を示す。図3を参照するに、前記弾性表面波装置40はフィルタパッケージ本体41と、前記フィルタパッケージ本体41上に実装された圧電基板30を含む。前記圧電基板30はその下主面30A上に図1に示した等価回路に対応するラダー型フィルタ構成の電極パターンを担持し、前記フィルタパッケージ本体41上にフリップチップ法に

より、フェースダウン状態で実装される。

【0011】一方、前記フィルタパッケージ本体41は接地パターンを含む配線パターン41aが形成された底部41Aと、前記底部41A上に形成された側壁部41Bとを備え、前記底部41Aと前記側壁部41Bは前記パッケージ本体41中において前記圧電基板30を収納する凹部21Cを画成する。そこで、前記圧電基板30は、前記下主面30A上に形成されたバンプ電極31により、前記底部41A上の配線パターン41aにフリップチップ実装される。

【0012】図4は、前記圧電基板30の下主面30A上に形成される、図1の等価回路に対応したラダー型フィルタ構成の電極パターンの例を示す。ただし図4中、先に説明した部分には同一の参照符号を付して、説明を省略する。図4を参照するに前記電極パターンは、前記入力端子11および出力端子12にそれぞれ対応した入力電極パッド31aおよび出力電極パッド31bと、前記入力電極パッド31aと出力電極パッド31bとの間に直列に接続された、前記SAW共振器13および14にそれぞれ対応する櫛型電極パターン31cおよび31dと、前記入力電極パッド31aと前記櫛型電極パターン31cとの間の信号路をシャントする、前記SAW共振器15に対応する櫛型電極パターン31eと、前記櫛型電極パターン31cと31dとの間の信号路をシャントする、前記SAW共振器16に対応する櫛型電極パターン31fと、前記櫛型電極パターン31dと出力電極パッド31bとの間の信号路をシャントする、前記SAW共振器17に対応する櫛型電極パターン31gとよりなり、さらに前記主面31A上には前記櫛型電極パターン31eに接続される接地パッド31hと、前記櫛型電極パターン31fに接続される接地パッド31iと、前記櫛型電極パターン31gに接続される接地パッド31jと、別のダミー電極パッド31kとが形成されている。また、前記接地パッド31h～31j上には、それぞれ接地バンプ電極31H～31Jが形成されている。同様に、前記ダミーパッド31k上には別のダミーバンプ電極31Kが形成される。

【0013】図5は、前記パッケージ本体41底部41A上に、図4の電極パターンに対応して形成される配線パターン41aの例を示す。図5を参照するに、前記配線パターン41aは、前記圧電基板30がフリップチップ実装された場合に前記入力バンプ電極31Aがコンタクトする入力パッド42Aと、前記出力バンプ電極31Bがコンタクトする出力パッド42Bと、接地バンプ電極31H、31Jがコンタクトする接地パッド42Cと、接地バンプ電極31Iおよびダミーバンプ電極31Kがコンタクトする接地パッド42Dとを含み、前記接地パッド42Cと前記接地パッド42Dとは導電性パターン42Eにより接続されている。さらに、前記底部41A上には、前記パッド42A～42Eを囲むように、

導電性パターンよりなるシールリング42Fが、連続して形成されている。また、前記入力パッド42Aおよび出力パッド42Bは、前記底部41Aのうち、前記接地パッド42Cおよび42Dの間の部分上に形成される。

【0014】再び図3を参照するに、前記底部41A上には、フリップチップ実装された前記圧電基板30を囲むように側壁部41Bが形成され、その結果前記底部41Aおよび前記側壁部41Bは、前記パッケージ本体41中に、前記圧電基板を収納する凹部41Cを画成する。さらに前記側壁部の上面には導電性のシールリング41bが形成され、前記シールリング41bは前記側壁部41B中を延在する接地パターン41dを介して前記底部41A下面に形成された接地パッド41eに電氣的に接続される。

【0015】さらに、前記側壁部41B上面には、典型的には金属よりなる導電性のキャップ43が形成される。前記キャップ43は、前記側壁部41B上面に形成された導電性シールリング41bを介して、前記底部41A下面の接地パッド41eに電氣的に接続される。図3よりわかるように、本実施例による弾性表面波装置40は圧電基板30を前記パッケージ本体41の底部41A上にフリップチップ実装することにより、図2の従来の弾性表面波装置20で必要とされていたボンディングワイヤを収納するための空間が不要になり、高さを実質的に減少させることが可能になる。

【0016】図6は図3の弾性表面波装置40の周波数特性を、図2の弾性表面波装置20の周波数特性と比較して示す。ただし、いずれの周波数特性も、圧電基板をパッケージ本体中に実装し、キャップでシールした状態についてのものである。図中、図3の弾性表面波装置40の周波数特性は実線で、また図2の弾性表面波装置20の周波数特性は破線で示されている。

【0017】図6を参照するに、通過帯域近傍の周波数帯域ではワイヤボンディングを使った弾性表面波装置20の方が僅かに優れた帯域外減衰特性を示しているが、約3.6GHzを超えたあたりからは、図3の弾性表面波装置40の方がはるかに優れた帯域外減衰特性を示す。複数の弾性表面波装置を使った携帯電話や無線装置などではこのような超高周波帯域で、弾性表面波装置間の干渉によるノイズが発生しやすいが、本実施例の弾性表面波装置40は、かかるノイズを効果的に抑制することができる。

【0018】さらに図7は、図3の弾性表面波装置40の周波数特性を、前記接地パターン42Cと42Dとを接続する導電性パターン42Eを除去した場合の周波数特性と比較して示す。ただし図7中、前記接地パターン42Cと42Dとを電氣的に共通接続した場合を実線で、分離した場合を破線で示す。図7を参照するに、通過帯域近傍の周波数帯域では接地パターン42Cと42Dを分離した場合の方が僅かに優れた帯域外減衰特性を

示しているが、約 3.6 GHz を超えたあたりからは、図 3 の弾性表面波装置 40 の方がはるかに優れた帯域外減衰特性を示す。複数の弾性表面波装置を使った携帯電話や無線装置などではこのような超高周波帯域で、弾性表面波装置間の干渉によるノイズが発生しやすいが、本実施例の弾性表面波装置 40 は、かかるノイズを効果的に抑制することができる。

〔第 2 実施例〕図 8 は、本発明の第 2 実施例による弾性表面波装置 50 の構成を示す。ただし図 8 中、先に説明した部分には同一の参照符号を付し、説明を省略する。

〔0019〕図 8 を参照するに、本実施例による弾性表面波装置 50 は、前記図 3 の弾性表面波装置 40 で使われていた、前記パッケージ本体 41 の底部 41A 上の接地パターン 42C および 42D を接続する導体パターン 42E を、インダクタンス線路 42G により置き換えた構成を有する。図 9 は、図 8 の弾性表面波装置 50 の平面図を示す。

〔0020〕図 9 を参照するに、前記インダクタンス線路 42G は、前記底部 41A 上において屈曲形状に延在する導体パターンよりなり、前記接地パターン 42C と接地パターン 42D とをインダクタンスを介して接続する。図 10 は、図 8 の弾性表面波装置 50 において、前記線路 42G のインダクタンスを変化させた場合の周波数特性を示す。

〔0021〕図 10 を参照するに、前記弾性表面波装置 50 の帯域外減衰特性は、前記線路 42G のインダクタンスの値により様々に変化するが、インダクタンスの値が増大するにつれて、弾性表面波装置 50 の帯域近傍における帯域外減衰特性が向上する傾向があるのがわかる。一方、前記線路 42G のインダクタンスがゼロの場合には、約 4 GHz 以上の超高周波帯域における帯域外減衰特性が向上する。

〔0022〕このように、本実施例による弾性表面波装置 50 においては、前記線路 42G のインダクタンスを最適化することにより、用途に応じて帯域外減衰特性を最適化することが可能になる。

〔第 3 実施例〕図 11 は、本発明の第 3 実施例による弾性表面波装置 60 の構成を示す。ただし図 11 中、先に説明した部分には同一の参照符号を付し、説明を省略する。

〔0023〕図 11 を参照するに、本実施例によれる弾性表面波装置 60 は図 3 の弾性表面波装置 40 と同様な構成を有するが、前記パッケージ本体 41 の底面上に形成される接続パッド 42 上に、別の導電性パッド 44 が形成される点で異なっている。ただし、前記接続パッド 42 は先に図 5 で説明した接続パッド 42A ~ 42D を含み、前記導電性パッド 44 は、前記圧電基板 30 上のバンブ電極 31A、31B、31H ~ 31K (図 4 参照、図 11 中においては符号 31 で一括して示す) がコンタクトする領域に形成される。図示の例では、前記バ

ンブ電極 31 は二つのバンブ電極を積層した構造を有する。

〔0024〕例えば、前記接続パッド 42 および導電性パッド 44 は Ni 層を Au 層で挟持した構造の導電体層により、あるいは Cu 層により形成することができる。また前記バンブ電極 31 の各々は Au 層により形成することができる。図 11 の弾性表面波装置 60 では、前記接続パッド 42 上に別の導電性パッド 44 を形成することにより、あるいは前記バンブ電極 31 を多層構造とすることにより、前記基板 30 の主面 30A と前記パッケージ本体 41 の底面 41A との間隔が多少増大し、前記基板 30 上に形成された電極パターンが前記底面 41A 上の配線パターンと短絡を生じる危険が実質的に減少する。

〔第 4 実施例〕図 12 は本発明の第 4 実施例による弾性表面波装置 70 の構成を示す。ただし図 12 中、先に説明した部分には同一の参照符号を付し、説明を省略する。

〔0025〕図 12 を参照するに、本実施例では前記圧電基板 30 の下主面 30A を二つの領域、すなわち領域 30<sub>1</sub> と 30<sub>2</sub> とに分割し、それぞれの領域に先に図 4 で説明したラダー型フィルタ構成の電極パターンを形成する。さらに、前記圧電基板がフリップチップ実装されるパッケージ本体 41 の底部 41A には、前記領域 30<sub>1</sub> に対応する配線パターン (41a)<sub>1</sub> と前記領域 30<sub>2</sub> に対応する配線パターン (41a)<sub>2</sub> とが、相互に分離して形成される。前記領域 30<sub>1</sub> と領域 30<sub>2</sub> に形成されるラダー型フィルタは、互いに異なった通過帯域特性を有していてもよい。

〔0026〕各々の配線パターン (41a)<sub>1</sub> および (41a)<sub>2</sub> は先に図 5 で説明した接続パッド 42A ~ 42D を含み、そのうちの接地パッド 42C と 42D とは電氣的に接続されている。すなわち、図 12 の弾性表面波装置 70 では互いに同一の、あるいは異なった通過帯域特性を有する複数のフィルタ要素を同一のパッケージ本体中に形成することができる。その際、各々の領域 30<sub>1</sub>、30<sub>2</sub> において接地電極を共通に電氣的に接続することにより、特に通過帯域よりもはるかに高い超高周波帯域における帯域外減衰特性を大きく向上させることができる。また、前記各々の領域 30<sub>1</sub>、30<sub>2</sub> において接地電極を分離することにより、フィルタ要素間のアイソレーションが向上する。

〔第 5 実施例〕図 13 は、本発明の第 5 実施例による弾性表面波装置 80 の構成を示す。ただし図 13 中、先に説明した部分には同一の参照符号を付し、説明を省略する。

〔0027〕図 13 を参照するに、前記圧電基板 30 の下主面 30A は図 12 の弾性表面波装置 70 と同様に領域 30<sub>1</sub> および 30<sub>2</sub> に分割され、前記領域 30<sub>1</sub> には先の実施例と同様に図 4 で説明したラダー型フィルタ構



成の電極パターンが形成されるが、本実施例では前記領域30<sub>2</sub>に、図14に示すダブルモード型フィルタ構成の電極パターンが形成される。

【0028】図14を参照するに、前記領域30<sub>2</sub>上には入力電極パッド311と出力電極パッド31mとが形成されており、さらに前記入力電極パッド311に接続されて入力側櫛型電極対T<sub>1n</sub>が形成される。さらに前記櫛型電極対T<sub>1n</sub>が励起する弾性表面波の伝搬経路上両側に一對の別の入力側櫛型電極対S<sub>1n</sub>が形成され、さらにその外側に入力側反射器R<sub>1n</sub>が形成される。

【0029】前記領域30<sub>2</sub>上には、さらに前記出力電極パッド31mに接続されて出力側櫛型電極対T<sub>out</sub>が形成され、さらに弾性表面波の伝搬経路上両側に一對の別の出力側櫛型電極対S<sub>out</sub>が形成される。前記一對の櫛型電極対S<sub>out</sub>は前記一對の櫛型電極対S<sub>1n</sub>からの出力電気信号により駆動され、その結果励起された弾性表面波が間の櫛型電極対T<sub>out</sub>を駆動し、出力信号が前記出力電極パッド31mに得られる。

【0030】かかる構成のダブルモード型フィルタでは、前記領域31<sub>2</sub>上に前記櫛型電極対T<sub>1n</sub>に対応して接地電極31tが、前記櫛型電極対S<sub>1n</sub>に対応して接地電極31nあるいは31oが、また前記櫛型電極対T<sub>out</sub>に対応して接地電極31sが、前記櫛型電極対S<sub>out</sub>に対応して接地電極31pあるいは31qが形成され、前記電極311～31qおよび31s、31t上には、それぞれ対応するバンプ電極31L～31Qおよび31S、31Tが形成される。

【0031】図15は、図14の圧電基板上におけるダブルモード型フィルタ電極パターンに対応して、前記パッケージ本体41の底部41A上に形成される配線パターンを示す。図15を参照するに、前記底部41Aのうち前記圧電基板30の領域30<sub>2</sub>に対応する部分には、前記入力バンプ電極31Lがコンタクトする入力パッド42Hと、前記出力バンプ電極31Mがコンタクトする出力パッド42Iと、前記接地バンプ電極31N、31P、31Sがコンタクトする第1の接地パッド42Jと、前記接地バンプ電極31O、31Q、31Tがコンタクトする第2の接地パッド42Kとが形成され、さらに前記パッド42H～42Kは、先のシールリング42Fと同様なシールリング42Lにより囲まれている。また、かかるダブルモード型フィルタ構成のための配線パターンでは、前記第1の接地パッド42Jと第2の接地パッド42Kとは相互に分離した状態で形成され、前記底部41A上に両者を電氣的に接続するパターンが形成されることはない。これに対応して、図13において前記底部41Aのうち、前記領域30<sub>2</sub>に対応する部分では、図12の配線パターン(41a)<sub>2</sub>のかわりに相互に分離した配線パターン(41a)<sub>1</sub>、および(41a)<sub>3</sub>が形成される。

【0032】本実施例の弾性表面波装置80のその他の

構成は先に説明した通りであり、説明を省略する。前記弾性表面波装置80においても、前記パッケージ本体41の底部41A上に形成される配線パターンは、前記ラダー型フィルタに対応する部分とダブルモード型フィルタに対応する部分とで電氣的に分離されており、しかもそれぞれが導電性のシールリング42Fあるいは42Lにより遮蔽されているため、相互に干渉が生じることがない。

【0033】本実施例の弾性表面波装置80では、単一のパッケージ本体中にラダー型構成のフィルタとダブルモード型構成のフィルタとを一体的に形成することができる。以上、本発明を好ましい実施例について説明したが、本発明はかかる特定の実施例に限定されるものではなく、特許請求の範囲に記載された要旨内において様々な変形・変更が可能である。

【0034】

【発明の効果】請求項1～8記載の本発明の特徴によれば、パッケージ本体上にラダー型フィルタ構成の電極パターンを有する圧電基板をフェースダウン状態で実装することにより、従来よりボンディングワイヤを収納するために必要とされていたパッケージ本体上部の空間が不要になり、パッケージサイズを減少させることが可能になる。

【0035】請求項2記載の本発明の特徴によれば、前記パッケージ本体上に、前記ラダー型フィルタの電極パターンに含まれ、入/出力端子をシャントする入出力側並列共振器の接地電極とコンタクトするように第1の接地パターンを形成し、さらに信号路中間部をシャントする中間並列共振器の接地電極とコンタクトするように第2の接地パターンを形成し、さらに前記第1の接地パターンと第2の接地パターンとを電氣的に接続することにより、帯域外減衰特性を向上させることができる。

【0036】請求項4記載の本発明の特徴によれば、前記第1および第2の接地パターンをインダクタンスを介して電氣的に接続し、前記インダクタンスを最適化することにより、弾性表面波装置の帯域外減衰特性を最適化することができる。請求項7あるいは8記載の本発明の特徴によれば、前記接地電極を複数のバンプの積層により形成することにより、あるいは前記実装面上の配線パターンを複数の導体パターンの積層により形成することにより、前記圧電基板上の電極パターンが前記実装面上の接地パターンと短絡する問題が回避される。

【0037】請求項9、10記載の本発明の特徴によれば、前記圧電基板主面上にラダー型フィルタ構成の電極パターンを含む複数の電極パターンが形成されている弾性表面波装置に対しても適用可能である。請求項11記載の本発明の特徴によれば、本発明は、前記圧電基板主面上にラダー型フィルタ構成の電極パターンとダブルモード型構成の電極パターンの両方を含む弾性表面波装置にも適用が可能である。



## 【図面の簡単な説明】

【図 1】典型的なラダー型フィルタの等価回路図を示す図である。

【図 2】従来のラダー型フィルタ構成を有する弾性表面波装置の構成を示す図である。

【図 3】本発明の第 1 実施例による弾性表面波装置の構成を示す図である。

【図 4】図 3 の弾性表面波装置において、圧電基板上に形成されるラダー型フィルタ構成の電極パターンの例を示す図である。

【図 5】図 3 の弾性表面波装置において、パッケージ本体上に図 4 の電極パターンに対応して形成される配線パターンを示す図である。

【図 6】図 3 の弾性表面波装置の周波数特性を、図 2 の弾性表面波装置の周波数特性と比較して示す図である。

【図 7】図 3 の弾性表面波装置の周波数特性を、異なった構成の弾性表面波装置の周波数特性と比較して示す図である。

【図 8】本発明の第 2 実施例による弾性表面波装置の構成を示す図である。

【図 9】図 8 の弾性表面波装置において、パッケージ本体上に形成される配線パターンを示す図である。

【図 10】図 8 の弾性表面波装置の周波数特性を示す図である。

【図 11】本発明の第 3 実施例による弾性表面波装置の構成を示す図である。

【図 12】本発明の第 4 実施例による弾性表面波装置の構成を示す図である。

【図 13】本発明の第 5 実施例による弾性表面波装置の構成を示す図である。

【図 14】図 13 の弾性表面波装置において、圧電基板上に形成されるダブルモード型フィルタ構成の電極パターンの例を示す図である。

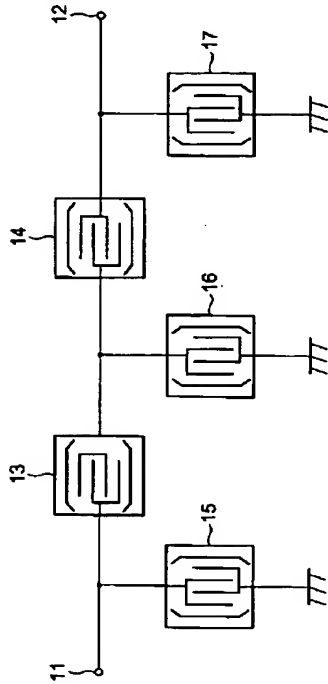
【図 15】図 13 の弾性表面波装置において、パッケージ本体上に図 14 の電極パターンに対応して形成される配線パターンを示す図である。

## 【符号の説明】

- 10, 30 圧電基板
- 11 入力端子
- 12 出力端子
- 13, 14 直列共振器
- 15, 16, 17 並列共振器
- 20, 40, 50, 60, 70, 80 弾性表面波装置
- 21, 41A パッケージ本体
- 21A 底部
- 21a, 41d 接地パターン
- 21b 接着剤層
- 21c, 21d, 41a 配線パターン
- 21e, 21f, 41e 電極パッド
- 21B, 41B 側壁部
- 21C, 41C 凹部
- 21D ボンディングワイヤ
- 22A 枠状部
- 22e, 22f, 41b 導電性シールリング
- 23, 43 導電性キャップ
- 30A 圧電基板主面
- 31, 31A, 31B, 31H~31K パンプ電極
- 31a 入力電極パッド
- 31b 出力電極パッド
- 31c~31g 共振器
- 31h~31j 接地パッド
- 31k ダミーパッド
- (41a)<sub>1</sub>, (41a)<sub>2</sub>, (41a)<sub>3</sub>, (41a)<sub>4</sub> 配線パターン
- 42A 入力パッド
- 42B 出力パッド
- 42C, 42D 接続パッド
- 42E 導体パターン
- 42F 導電性シールリング
- 42G インダクタンス線路
- 44 導体パターン

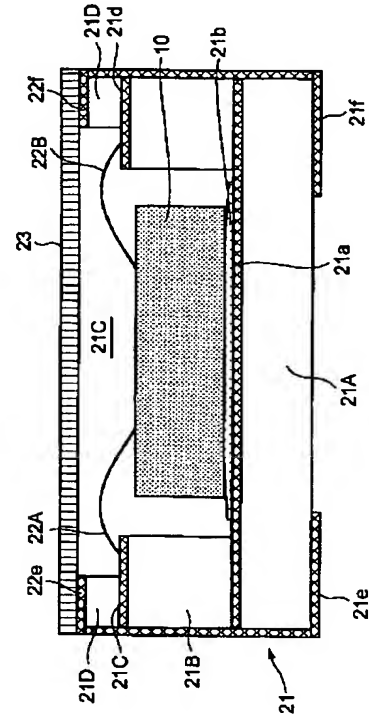
【図1】

典型的なラダー型フィルタの等価回路図を示す図



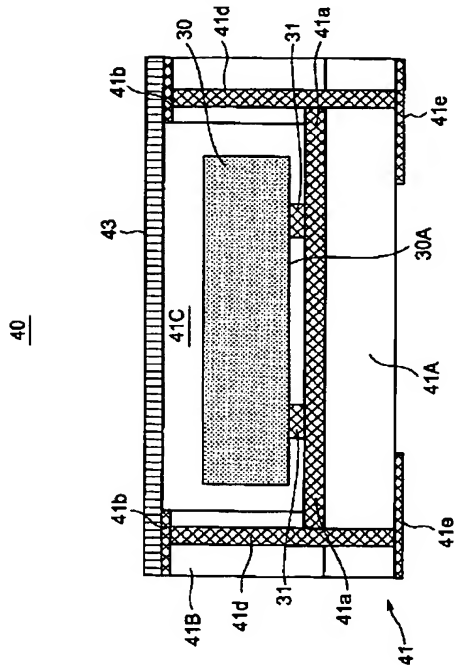
【図2】

従来のラダー型フィルタ構成を有する弾性表面波装置の構成を示す図



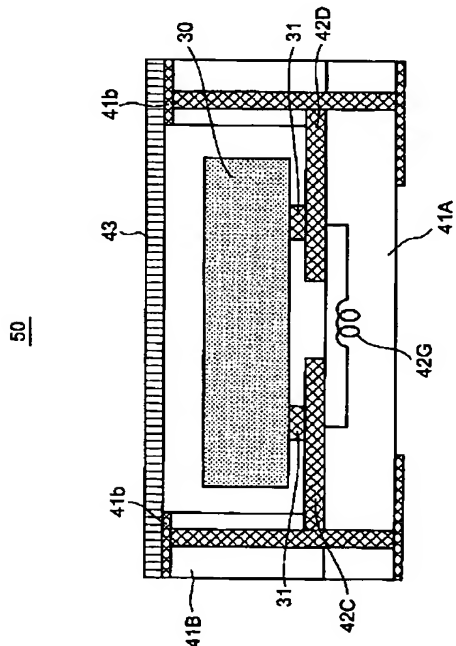
【図3】

本発明の第1実施例による弾性表面波装置の構成を示す図



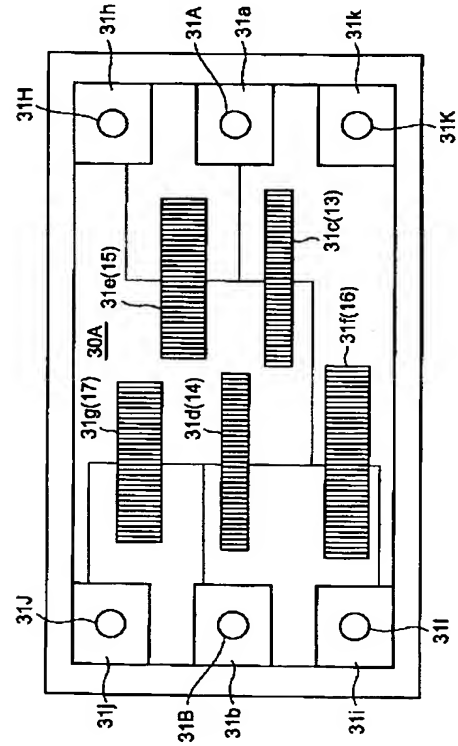
【図8】

本発明の第2実施例による弾性表面波装置の構成を示す図



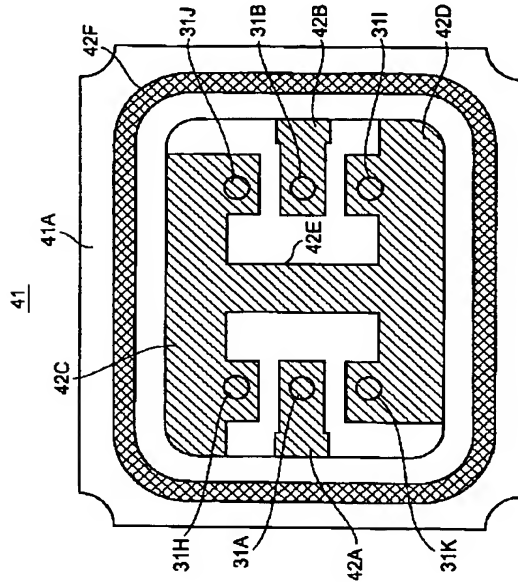
【図4】

図3の弾性表面波装置において、圧電基板上に形成されるラダー型フィルタ構成の電極パターンの例を示す図



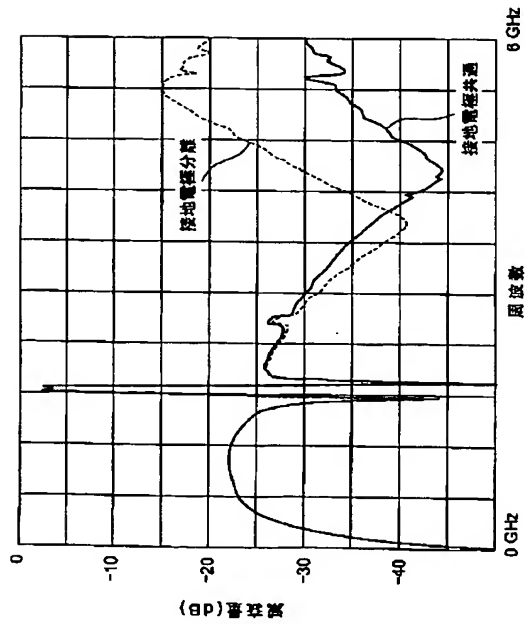
【図5】

図3の弾性表面波装置において、パッケージ本体上に図4の電極パターンに対応して形成される配線パターンを示す図



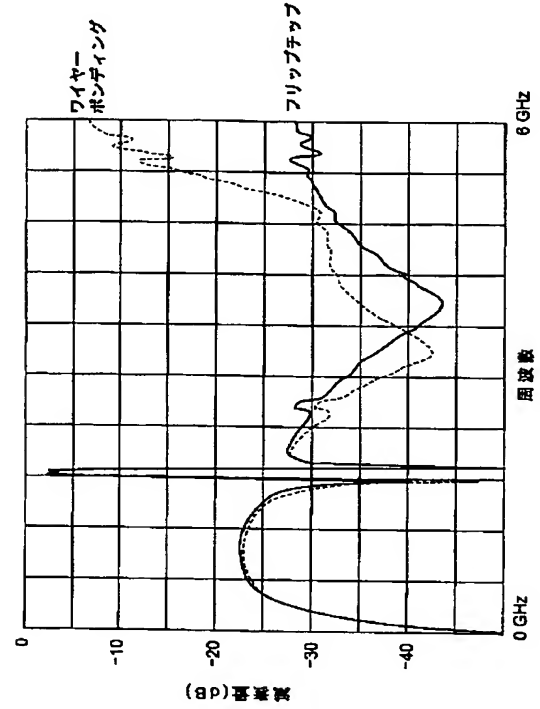
【図7】

図3の弾性表面波装置の周波数特性を、異なる構成の弾性表面波装置の周波数特性と比較して示す図



【図6】

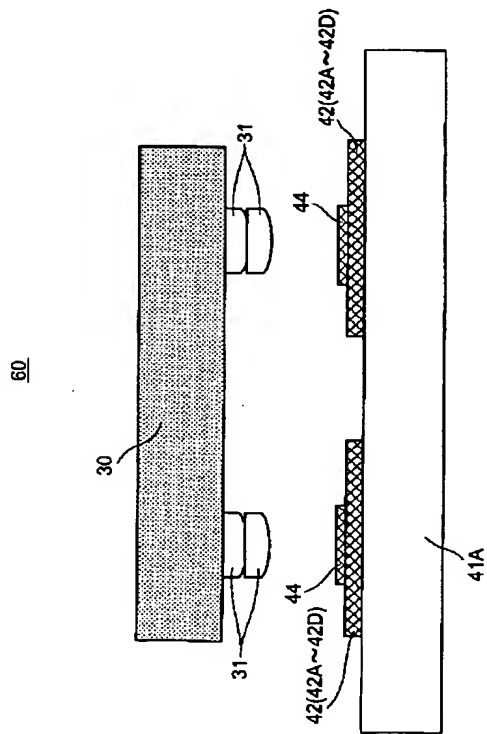
図3の弾性表面波装置の周波数特性を、図2の弾性表面波装置の周波数特性と比較して示す図





【図11】

本発明の第3実施例による弾性表面波装置の構成を示す図



【図13】

本発明の第5実施例による弾性表面波装置の構成を示す図

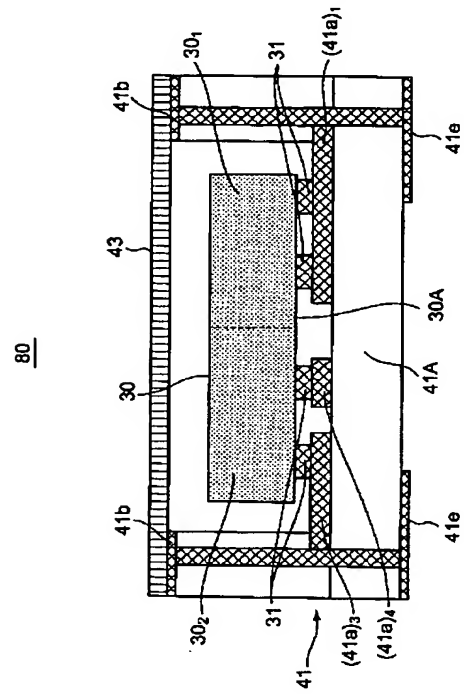
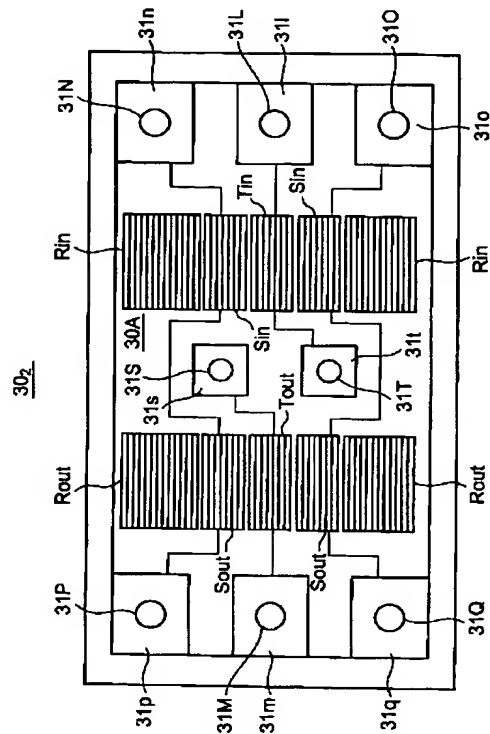


図13の弾性表面波装置において、圧電基板上に形成されるダブルモード型フィルタ構成の電極パターンの例を示す図



(72)発明者 古里 博之  
長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

(72)発明者 上田 政則  
長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

F ターム(参考) 5F044 KK01 QQ01  
5J097 AA16 AA17 AA29 BB11 CC02  
DD24 HA04 JJ01 JJ07 JJ08  
JJ09 KK04 KK10 LL01